

6/5/1 (Item 1 from file: 351)  
DIALOG(R) File 351: Derwent WPI  
(c) 2004 Thomson Derwent. All rts. reserv.

013012836 \*\*Image available\*\*  
WPI Acc No: 2000-184687/200017  
XRPX Acc No: N00-136387

Traffic shaper e.g. for ATM switching system  
Patent Assignee: HITACHI LTD (HITA ); AIMOTO T (AIMO-I); KOHZUKI K  
(KOHZ-I); TANAKA N (TANA-I); YAMAMURA Y (YAMA-I); YAZAKI T (YAZA-I)  
Inventor: AIMOTO T; KOHZUKI K; TANAKA N; YAMAMURA Y; YAZAKI T  
Number of Countries: 027 Number of Patents: 005

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 971511	A2	20000112	EP 99113167	A	19990707	200017 B
JP 2000031974	A	20000128	JP 98193960	A	19980709	200017
US 20030007455	A1	20030109	US 99350140	A	19990709	200311
			US 2002225295	A	20020822	
US 6512741	B1	20030128	US 99350140	A	19990709	200311
JP 2003283551	A	20031003	JP 98193960	A	19980709	200367
			JP 200365887	A	19980709	

Priority Applications (No Type Date): JP 98193960 A 19980709; JP 200365887  
A 19980709

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
EP 971511	A2	E	33	H04L-012/56	
Designated States (Regional): AL AT BE CH CY DE DK ES FI FR GB GR IE IT LI LT LU LV MC MK NL PT RO SE SI					
JP 2000031974	A		23	H04L-012/28	
US 20030007455	A1			H04L-012/56	Cont of application US 99350140
US 6512741	B1			H04L-001/00	
JP 2003283551	A		25	H04L-012/56	Div ex application JP 98193960

Abstract (Basic): EP 971511 A2

NOVELTY - The device has a first estimated sending time calculation unit to calculate a first data estimated sending time, based on a bandwidth contracted for each connection. A second estimated sending time calculation unit calculates a second data estimated sending time, based on a bandwidth contracted for each connection bundle obtained by collecting the connection in several form. The first data estimated sending time or the second data estimated sending time to be used upon transmission of data is selected.

DETAILED DESCRIPTION - An INDEPENDENT CLAIM is included for a traffic shaper, and a packet communication device.

USE - For ATM switching system.

ADVANTAGE - Contracted band for VP can be effectively utilized while contracted band for VP is being kept, and priority control can be effected between several VC within same VP.

DESCRIPTION OF DRAWING(S) - The figure shows a block diagram showing a configuration of one embodiment of a traffic shaper to which the invention is applied.

pp; 33 DwgNo 1/19

Title Terms: TRAFFIC; SHAPE; ATM; SWITCH; SYSTEM  
Derwent Class: W01

International Patent Class (Main): H04L-001/00; H04L-012/28; H04L-012/56  
International Patent Class (Additional): H04L-012/26; H04Q-003/00;  
H04Q-011/04

File Segment: EPI

6/5/2 (Item 1 from file: 347)  
DIALOG(R) File 347: JAPIO  
(c) 2004 JPO & JAPIO. All rts. reserv.

06446404 \*\*Image available\*\*

COMMUNICATION EQUIPMENT

PUB. NO.: 2000-031974 A]  
PUBLISHED: January 28, 2000 (20000128)  
INVENTOR(s): KOZUKI SEIJI  
AIMOTO TAKESHI  
YAZAKI TAKEMI  
TANAKA TOKUYUKI  
YAMAMURA YOSHINORI  
APPLICANT(s): HITACHI LTD  
APPL. NO.: 10-193960 [JP 98193960]  
FILED: July 09, 1998 (19980709)  
INTL CLASS: H04L-012/28; H04Q-003/00

ABSTRACT

PROBLEM TO BE SOLVED: To control the band of each VC(Virtual Connection) in a VP(Virtual Path) while keeping the contracted band of the VP and to effectively utilize the band in the VP and a line by providing 1st and 2nd sorting circuits and selecting the VP to be transmitted most preferentially by utilizing past sorting results.

SOLUTION: A VC sorting part 135 provided in a traffic shaping part 100 has a VP to which a VC where cell reception or transmission is performed belongs and a VC binary tree sorting circuit 136 which selects the VC that is transmitted most preferentially in a service class. Also, a VP sorting part 145 has a VP binary sorting circuit 146 which selects the VP that is transmitted most preferentially among the whole VPs. A transmission controlling part 120 decides final cell transmission by using results of the parts 145 and 135 and sends it to a cell buffering part 110.

COPYRIGHT: (C)2000,JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-31974

(P2000-31974A)

(43)公開日 平成12年1月28日(2000.1.28)

(51)Int.Cl.<sup>7</sup>

識別記号

F I

テーマト\* (参考)

H 0 4 L 12/28

H 0 4 L 11/20

G 5 K 0 3 0

H 0 4 Q 3/00

H 0 4 Q 3/00

審査請求 未請求 請求項の数29 O L (全 23 頁)

(21)出願番号

特願平10-193960

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(22)出願日

平成10年7月9日(1998.7.9)

(72)発明者 上月 清司

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(72)発明者 相本 毅

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(74)代理人 100068504

弁理士 小川 勝男

最終頁に続く

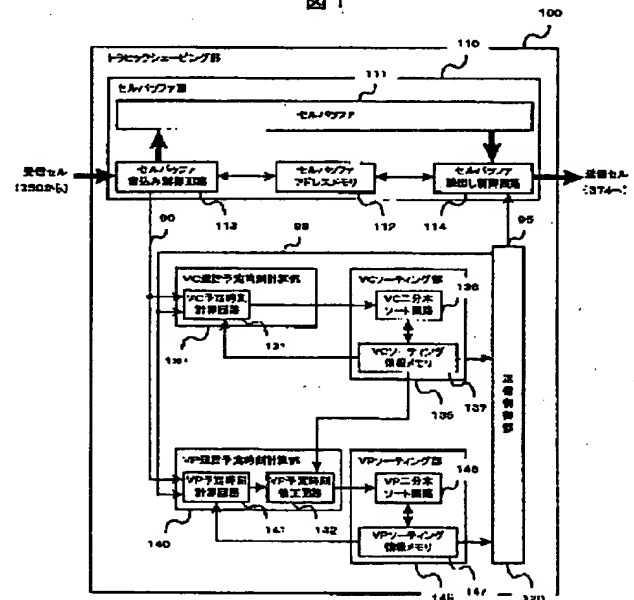
(54)【発明の名称】 通信装置

(57)【要約】

【課題】 公衆ATM網のVP単位契約により利用する際に必要となる契約帯域を守るためのVP単位シェーピングと、VP内帯域を有効利用可能とするVC単位シェーピングを同時に行う装置を提供する。

【解決手段】 トラヒックシェーピング装置に到着したATMセルを一時的にセルバッファに格納する。VC送信予定時刻計算回路でVC契約帯域に従ってセル送信予定時刻を計算し、同時にVP送信予定時刻計算回路でVPの契約帯域に従ったセル送信予定時刻を計算するが、VP送信予定時刻は、VC送信予定時刻に応じて修正される。最優先で送信するVPをVP二分木ソート回路で決定し、該VP内で最優先で送信するVCをVC二分木ソート回路において決定する。上記決定されたVP、VCが共に送信可能ときセルを送信する。

図 1



→ : ATMセルの流れ  
→ : 制御信号の流れ

## 【特許請求の範囲】

【請求項1】コネクション毎に契約した帯域を元にセルを送信する第1セル送信予定時刻を計算する第1送信予定時刻計算部と、

前記コネクションを複数纏めたコネクション束毎に契約した帯域を元に前記セルを送信する第2セル送信予定時刻を計算する第2送信予定時刻計算部と、及び、前記セルを送信するとき、前記第2セル送信予定時刻を用いるか前記第1セル送信予定時刻を用いるかを選択する手段を有することを特徴とする通信装置。

【請求項2】前記第1セル送信予定時刻が前記第2セル送信予定時刻よりも未来であり、かつコネクションにセルが存在するとき、前記第2セル送信予定時刻として前記第1セル送信予定時刻を用いることを特徴とする請求項1記載の通信装置。

【請求項3】コネクション毎に契約した帯域を元に可変長パケットを送信する第1パケット送信予定時刻を計算する第1送信予定時刻計算部と、

前記コネクションを複数纏めたコネクション束毎に契約した帯域を元に可変長パケットを送信する第2パケット送信予定時刻を計算する第2送信予定時刻計算部と、及び、可変長パケットを送信するとき、前記第2パケット送信予定時刻を用いるか前記第1パケット送信予定時刻を用いるかを選択する手段を有することを特徴とする通信装置。

【請求項4】コネクション毎に契約した帯域を元に第1セル送信予定時刻を計算する第1送信予定時刻計算部と、前記第1送信予定時刻計算部で計算された第1セル送信予定時刻が最も早いコネクションを選択する第1ソーティング部と、前記第1ソーティング部で選択されたコネクションに属するセルを送信してよい場合にセルを送信する送信制御部と、前記コネクションを複数纏めたコネクション束毎に契約した帯域を元に第2セル送信予定時刻を計算する第2送信予定時刻計算部と、前記第2送信予定時刻計算部で計算された第2セル送信予定時刻が最も早いコネクション束を選択する第2ソーティング部と、及び、前記第2ソーティング部で選択されたコネクション束に属するセルを送信してよい場合に、前記送信制御部を動作させる手段を備えたことを特徴とする通信装置。

【請求項5】前記各コネクション束内のコネクションに対して優先度を設定する手段を有し、ここで、前記第1ソーティング部が、各コネクション束内の同一優先度をもつコネクションの集まりに対して、第1セル送信予定時刻が最も早いコネクションを選択し、前記送信制御部は、送信してよい状態にあり、かつ優先度が高いコネクションに属するセルを送信することを特徴とする請求項4記載の通信装置。

【請求項6】前記第1セル送信予定時刻が前記第2セル

送信予定時刻よりも未来であり、かつ前記第1ソーティング部で選択されたコネクションにセルが存在するとき、前記第2セル送信予定時刻として前記第1セル送信予定時刻を用いることを特徴とする請求項4記載の通信装置。

【請求項7】前記第1ソーティング部で優先度毎に選択されたコネクションに送信すべきセルがあり、前記第1セル送信予定時刻が前記第2セル送信予定時刻よりも未来であるとき、第2セル送信予定時刻として第1セル送信予定時刻を用いることを特徴とする請求項5記載の通信装置。

【請求項8】コネクション毎に契約した帯域を元に可変長パケットを送信する第1パケット送信予定時刻を計算する第1送信予定時刻計算部と、

前記コネクションを複数纏めたコネクション束毎に契約した帯域を元に可変長パケットを送信する第2パケット送信予定時刻を計算する第2送信予定時刻計算部とを有する通信装置。

【請求項9】コネクション毎に契約した帯域を元に可変長パケットを送信する第1送信間隔を計算する第1計算部と、

前記コネクションを複数纏めたコネクション束毎に契約した帯域を元に可変長パケットを送信する第2送信間隔を計算する第2計算部とを有する通信装置。

【請求項10】予めコネクションを設定してからセル転送を開始する非同期転送網に接続されている端末または交換スイッチ内にあり、受信したセルを一時的に蓄積するセルバッファ部と、コネクション毎に契約した帯域に従った送信間隔を守るセル第1送信予定時刻を計算する第1送信予定時刻計算部と、前記第1送信予定時刻計算部で計算されたセル第1送信予定時刻が最も早いコネクションを選択する第1ソーティング部と、前記第1ソーティング部で選択されたコネクションに属するセルを送信してもよいかを判定し、セルを送信してもよい場合にはセルバッファ部からセルを読み出して送信する送信制御部を備えたトラヒックシェーピング装置において、

前記コネクションを複数纏めたコネクション束毎に契約した帯域に従った送信間隔を守るセル第2送信予定時刻を計算する第2送信予定時刻計算部と、

前記第2送信予定時刻計算部で計算されたセル第2送信予定時刻が最も早いコネクション束を選択する第2ソーティング部を備え、

前記送信制御部に前記第2ソーティング部で選択されたコネクション束に属するセルを送信してもよいかを判定し、セルを送信してもよい場合には第1ソーティング部で選択されたコネクションに属するセルを送信してもよいかを判定し、セルを送信してもよい場合にはセルバッファ部からセルを読み出して送信する機能を備えたことを特徴とするトラヒックシェーピング装置。

【請求項11】前記各コネクション束内のコネクションに対して優先度を設定する手段と、

前記第1ソーティング部が、各コネクション束内の同優先度をもつコネクションの集まりに対して、セル第1送信予定時刻が最も早いコネクションを選択する機能を備え、

前記送信制御部は、第2ソーティング部で選択されたコネクション束に属するセルを送信してもよいかなかを判定し、セルを送信してもよい場合には第1ソーティング部で各優先度毎に選択されたコネクションの中から、送信してもよい状態になっていて、かつ最も優先度が高いコネクションに属するセルを送信する機能を備えたことを特徴とする請求項10記載のトラヒックシェーピング装置。

【請求項12】前記コネクション毎に、前記セルバッファ部内に送信待ちのセルが存在するか否かを示す判別ビットを備えたことを特徴とする請求項10または請求項11記載のトラヒックシェーピング装置。

【請求項13】前記コネクション束毎に、前記セルバッファ部内に送信待ちのセルが存在するか否かを示す判別ビットを備えたことを特徴とする請求項10または請求項11記載のトラヒックシェーピング装置。

【請求項14】前記第1ソーティング部が、セル第1送信予定時刻および前記セル存在判別ビットを二分木構造で管理する手段を備え、過去のソーティング結果を利用して最優先で送信すべきコネクションを選び出すことを特徴とする請求項10又は請求項11記載のトラヒックシェーピング装置。

【請求項15】前記第2ソーティング部が、セル第2送信予定時刻および前記セル存在判別ビットを二分木構造で管理する手段を備え、過去のソーティング結果を利用して最優先で送信すべきコネクション束を選び出すことを特徴とする請求項10または請求項11記載のトラヒックシェーピング装置。

【請求項16】前記第2送信予定時刻計算部が、前記第1ソーティング部で選択されたコネクションのセル第1送信予定時刻が第2送信予定時刻計算部で計算されたセル第2送信予定時刻よりも未来であり、かつ前記第1ソーティング部で選択されたコネクションの前記セル存在判別ビットがセットされているときに、セル第2送信予定時刻としてセル第1送信予定時刻を用いる時刻修正回路を備えたことを特徴とする請求項12記載のトラヒックシェーピング装置。

【請求項17】前記第2送信予定時刻計算部に、前記第1ソーティング部で前記各優先度毎に選択されたコネクションであり、前記コネクション毎のセル存在判別ビットがセットされているコネクションの中で、前記セル第1送信予定時刻が最も早いコネクションのセル第1送信予定時刻が、前記第2送信予定時刻計算部で計算されたセル第2送信予定時刻よりも未来であるときに、

セル第2送信予定時刻としてセル第1送信予定時刻を用い、

前記第1ソーティング部で前記各優先度毎に選択されたコネクションのすべてに対して、前記コネクション毎のセル存在判別ビットがセットされていないときには、セル第2送信予定時刻を変更しない時刻修正回路を備えたことを特徴とする請求項12記載のトラヒックシェーピング装置。

【請求項18】前記第2送信予定時刻計算部に、前記第1ソーティング部で前記或るコネクション束内の各優先度毎に選択されたコネクションのすべてに対して、前記コネクション毎のセル存在判別ビットがセットされていないときには、該コネクション束に対するセル存在判別ビットをリセットし、

前記第1ソーティング部で前記或るコネクション束内の各優先度毎に選択されたコネクションのいずれかに対して、前記コネクション毎のセル存在判別ビットがセットされていないときには、該コネクション束に対するセル存在判別ビットをセットする機能を備えたことを特徴とする請求項13記載のトラヒックシェーピング装置。

【請求項19】前記第1ソーティング部が行う処理と、前記第2ソーティング部が行う処理を並行して行うことを特徴とする請求項10または請求項11記載のトラヒックシェーピング装置。

【請求項20】前記のコネクションとしてVC (Virtual Connection) を用い、前記コネクション束としてVP (Virtual Path) を用いることを特徴とした請求項10乃至請求項19記載のトラヒックシェーピング装置。

【請求項21】前記コネクションとしてVCを用い、前記コネクション束として回線を用いることを特徴とした請求項10乃至請求項19記載のトラヒックシェーピング装置。

【請求項22】パケット転送網に接続されているパケット通信装置において、

受信したパケットを一時的に蓄積するパケットバッファ部と、パケット優先度毎に決められた帯域に従った送信間隔を守るパケット第1送信予定時刻を計算する第1送信予定時刻計算部と、前記第1送信予定時刻計算部で計算されたパケット第1送信予定時刻が最も早いパケット優先度を選択する第1ソーティング部と、パケット転送先毎に契約した帯域に従った送信間隔を守るパケット第2送信予定時刻を計算する第2送信予定時刻計算部と、前記第2送信予定時刻計算部で計算されたパケット第2送信予定時刻が最も早いパケット転送先を選択する第2ソーティング部と、前記第2ソーティング部で選択されたパケット転送先に属するパケットを送信してもよいかなかを判定し、パケットを送信してもよい場合には第1ソーティング部で選択されたパケット優先度に関するパケットを送信してもよいかなかを判定し、パケットを送信してもよい場合にはパケットバッファ部からパケット

を読み出して送信する送信制御部を備えたパケット通信装置。

【請求項23】前記パケットバッファからパケットを読み出す際に、パケットのヘッダに記述してあるパケット長情報を抽出する機能を備え、

前記第1送信予定時刻計算部において、前記パケット長情報に比例した送信間隔を用いてパケット第1送信予定時刻を計算し、第2送信予定時刻計算部において、前記パケット長情報に比例した送信間隔を用いてパケット第2送信予定時刻を計算することを特徴とした請求項22記載のパケット通信装置。

【請求項24】前記パケット優先度毎に、前記パケットバッファ部内に送信待ちのパケットが存在するか否かを示す判別ビットを備えたことを特徴とする請求項22あるいは請求項23記載のパケット通信装置。

【請求項25】前記パケット転送先毎に、前記パケットバッファ部内に送信待ちのパケットが存在するか否かを示す判別ビットを備えたことを特徴とする請求項22あるいは請求項23記載のパケット通信装置。

【請求項26】前記第1ソーティング部が、パケット第1送信予定時刻、および前記パケット存在判別ビットを二分木構造で管理する手段を備え、過去のソーティング結果を利用して最優先で送信すべきパケット優先度を選び出すことを特徴とする請求項24記載のパケット通信装置。

【請求項27】前記第2ソーティング部が、パケット第2送信予定時刻、および前記パケット存在判別ビットを二分木構造で管理する手段を備え、過去のソーティング結果を利用して最優先で送信すべきパケット転送先を選び出すことを特徴とする請求項25記載のパケット通信装置。

【請求項28】前記第1ソーティング部で選択されたパケット優先度のパケット第1送信予定時刻が、第2送信予定時刻計算部で計算されたパケット第2送信予定時刻よりも未来であり、かつ前記第1ソーティング部で選択されたパケット優先度のパケット存在判別ビットがセットされているときに、前記パケット第2送信予定時刻として前記パケット第1送信予定時刻を用いる時刻修正回路を備えたことを特徴とする請求項24記載のパケット通信装置。

【請求項29】前記第1ソーティング部が行う処理と、前記第2ソーティング部が行う処理を並行して行うことを特徴とする請求項22あるいは請求項23記載のパケット通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、トラヒックシェーピング機能を有する装置、ATM端末、およびATM交換機、または可変長パケットに対するトラヒックシェーピング機能を有する装置に関する。

【0002】

【従来の技術】非同期転送技術 (Asynchronous Transfer Mode: ATM) は、セルと呼ばれる固定長パケットを用いて、音声・画像・データ等の様々な種類のトラヒックを効率的にサポートすることができ、マルチメディア通信に適した通信技術として広く知られている。

【0003】ATMでは、ユーザは、セル送信前に、予めVC (Virtual Connection) と呼ばれる単位で網との間に送信帯域に関する契約を行う。契約の内容は、該VCを介して転送したい情報の種類によって異なる。例えば、音声・画像系トラヒックでは低遅延転送が求められるため、回線内に一定の帯域を予め確保し、その帯域に従ってセルを送信する。“The ATM Forum TM1.0” (従来技術1) では、音声・画像系トラヒックを転送するためのサービスクラスとして、完全に固定帯域を確保し契約帯域内でセルを送信するCBR (Constant Bit Rate)、および最大送信帯域と平均送信帯域を契約し送信帯域が時間の経過に従って変化するVBR (Variable Bit Rate) が示されている。一方、データ系トラヒックはバースト的 (突発的) に発生・終了するために、回線内に予め帯域を確保しておくと同線帯域を有効に利用できない。そこで、一般にデータ系トラヒックは、音声等と比べてさほど遅延を重視しないので、帯域を確保せずにセルを送信し、一度に多くのセルが集中したノードでは、一時的にセルを蓄積する (該ノードが許容できなければセルは廃棄される) ことで、回線帯域を有効に利用している。

【0004】従来技術1では、データ系トラヒックを転送するためのサービスクラスは、網内の輻輳 (混雑) 状態をセル送信端末にフィードバックさせセル廃棄を防止する手段を有するABR (Available Bit Rate)、および回線帯域を有効利用するために送信端末は回線に空き帯域があればセルを送信し続けるUBR (Unspecified Bit Rate) が示されている。各VCは、いずれかのサービスクラスに属している。以上に示した各サービスクラスの遅延・廃棄に関する特徴から、四つのサービスクラスに属するVCのセルが網内のノードで競合 (衝突) した場合、CBRに属するVCのセルを最も優先して転送し、以下VBR、ABR、UBRの順に優先して転送する。

【0005】上述のCBR、VBR、ABRのVCに関しては、端末 (ユーザ) は網との間に最大送信帯域等の送信帯域に関する契約を行う。UBRのVCに関しては、最大送信帯域の契約を行う場合と、送信帯域に関する契約は何も行わない場合がある。公衆ATM網では、端末が送信しているセル流量を網の入口で監視し、契約帯域を違反しているVCを検出して、該VCのセルに対してセルを廃棄したりする。この機能をUPC (Usage Parameter Control) 機能という。送信途中でセルが廃棄されても、通常、受信端末側でセル廃棄が生じたこと

を認識し、廃棄された情報を再送する様に送信端末に通知し送信端末が再送を行うので、最終的な情報の欠落はないが、最終的な遅延が大きくなったり、あるいは再送セルのために2次的な新たな輻輳を引き起こす原因にもなる。従って、網側のUPC機能で違反セルと判定されない様に、端末側が、契約帯域に従ってセル流量を制御して送信することが重要である。このセル流量を制御する機能をトラヒックシェーピング (Traffic Shaping) 機能という。端末の他にも、網内で生じたゆらぎを吸収するために、網内の要所にある交換機にトラヒックシェーピング機能を備えてもよい。

【0006】トラヒックシェーピング機能を実現するトラヒックシェーピング装置に関しては、例えば、特開平6-315034号公報「セル流制御装置およびATM通信網」(従来技術2)がある。契約帯域以上の帯域で受信したセルを網に向けて同じ帯域で送信していると過剰なセルを送信することになるので、網側のUPC機能で廃棄されてしまう。そこで、従来技術2では、セルを一時的に記憶しておくメモリ(従来技術2の符号4)を設け、契約帯域以上の帯域で受信したセルは該メモリに一時的に格納し、契約帯域に従って読み出すことで、トラヒックシェーピング機能を実現する方式を示している。従来技術2では、トラヒックシェーピングを行うために最低限必要な機能である、メモリに一時的に記憶するという点については述べられているが、具体的な実現方法や必要メモリ量や処理時間に関しては述べられていない。

【0007】トラヒックシェーピング装置のもう一つの例として、特開平9-307566号公報「トラフィックシェーピング装置」(従来技術3)がある。従来技術3では、各VC毎に次にセルを送信することができる時刻(以下、送信予定時刻)を二分木構造を用いて記憶している。これにより、前回のソーティング結果を利用してソーティングを行うことができるため、 $\log(\text{VC数})$ のオーダーの処理時間で最優先に送信すべきVCを選び出すことができると述べられている。従来技術3を適用したトラヒックシェーピング装置では、必要メモリ量が低減され、送信すべきセルを選び出す処理時間が従来技術2によるトラヒックシェーピング装置よりも大幅に短縮される。

【0008】

【発明が解決しようとする課題】ユーザが公衆ATM網を利用する際の契約単位として、上述のVC単位で契約する場合と、複数のVCを束ねたVP (Virtual Path) 単位で契約する場合がある。このVP単位で帯域の契約を行う場合、通常、契約は通信相手である相手方拠点毎に行う。この様な網の例を図19に示す。図19では、公衆ATM網340に端末300、1901、1902、1903が接続されている様子を示している。例えば、端末300が各端末1901、1902、1903と通信を行うとき、VPの契約は端末間毎に契約する。

すなわち、端末300-端末1901間はVP(0)210として90Mbpsの契約、端末300-端末1902間はVP(1)220として、30Mbpsの契約、端末300-端末1903間はVP(2)230として、30Mbpsの契約を行う。そして、VP(0)~VP(2)を端末300-ATMスイッチ341との間を結んでいる150Mbpsの回線に束ねて送信する。

【0009】図2は、図19における端末300-ATMスイッチ341間の回線とVP、VCの関係を示す概念図である。図2では、90MbpsのVP(0)210内に3本のVC211、212、213が、30MbpsのVP(1)220内に2本のVC221、222が、30MbpsのVP(2)230内に2本のVC231、232が束ねられている。

【0010】VP単位で契約を行った場合には、網管理側としては、VP単位の帯域を守っているかという点のみを監視する。すなわち、公衆ATM網340の入口に位置しているATMスイッチ341において(図19)、VPに対しては上述のUPC機能により違反セルに対してはセルを廃棄したりするが、VP内に束ねられている個々のVCの帯域は監視しない。VPに対するUPC機能で違反セルと判定されてセルが廃棄されると上述の様に、転送遅延が大きくなったり、あるいは新たな輻輳の原因にもなるために、端末側(ユーザ側)が、契約帯域であるVPの帯域を守ってセルを送信するトラヒックシェーピング機能(以下、VPシェーピング)が必要となる。また、VP内の各VCの帯域は網側では監視されないからといって、例えば、トラヒックシェーピング装置が受信した順序(送信端末なら上位バケットが分割された順序(後述)、交換機なら交換機が受信した順序)でそのまま送信するといった方法でVCのセルを送信していると、網全体として音声・画像系トラヒックに対して一定の帯域を保証し、低遅延転送を実現することができなくなる。そこで、音声・画像系トラヒック(CBR、VBR)の低遅延転送を実現するためには、該VPに束ねられている各VCの帯域を制御し、かつ異なるサービスクラス間では優先制御を行うトラヒックシェーピング機能(以下、VCシェーピング)が重要となる。しかしながら、従来技術2および従来技術3に示されているトラヒックシェーピング装置では、VPシェーピングまたはVCシェーピングのみについて述べられており、両シェーピングを同時に行うトラヒックシェーピングを対象としていない。また、従来技術3においても、VPとVCの両方を考慮したトラヒックシェーピングについては述べていない。

【0011】本発明の第1の目的は、VPの契約帯域を守りつつ、該VP内の各VCの帯域を制御することができ、該VP内、および回線の帯域を有効に利用し得る、トラヒックシェーピング機能を有する装置、ATM端末

またはATM交換機を提供することである。本発明の第2の目的は、一つのトラヒックシェーピング装置で複数の出力回線のシェーピングを行うことができる装置、ATM端末、またはATM交換機を提供することである。本発明の第3の目的は、可変長パケットに対して網との間の契約帯域を守りつつ、該契約帯域内でパケット毎に帯域を制御することができ、該契約帯域内、および回線の帯域を有効に利用し得る、パケット送信端末またはパケット交換機向けのトラヒックシェーピング機能を有する装置、ATM端末またはATM交換機を提供することである。

#### 【0012】

【課題を解決するための手段】VPおよびVCに対する両方のトラヒックシェーピングを同時に行うためには、VPおよびVCに対するトラヒックシェーピング回路を備え、両方のトラヒックシェーピング回路がセルを送信してもよい状態（送信予定時刻に至っている）になっているかを監視することが必要となる。従来技術3に記述されている二分木構造で送信予定時刻を管理する方式を用いれば、全VPの中で最優先に送信すべきVPを選び出すこと、あるいは同一VP内の複数のVCの中で最優先で送信すべきVCを選び出すことを実現できる。しかしながら、独立に送信予定時刻を計算していると、VPが送信してもよい状態（送信予定時刻に至っている）でも、該VC内に送信してもよいVCが存在しない、という状況が起こり得る。この場合、自VPの帯域を減少させるか、あるいは他のVPの帯域を減少させることで、セルを送信することができるが、いずれの場合も通信路の帯域、および契約したVPの帯域を有効利用できていない。従って、VPとしての送信予定時刻とVCとしての送信予定時刻を連繫させて考えることが必要である。

【0013】また、多数の低速回線に対してトラヒックシェーピングを行うとき、各回線インタフェース部毎にトラヒックシェーピング装置を設けることは、装置コストの増加の原因となる。そこで、一つのトラヒックシェーピング装置で複数の出力回線のトラヒックシェーピングを行うことができると、低コストで多数の回線のトラヒックシェーピングを行うことができる。

【0014】また、上記課題は、固定長のATMセルに対するトラヒックシェーピングに特化した課題ではない。例えば、インターネット等の様に、共用回線を利用して複数の網を接続し、それらの網毎に共用回線を契約している場合を考える。図18にこのような形態の網を示す。図18において、網A1810と網a1820はプロバイダAが所有し、端末1811、1821はプロバイダAのユーザとする。同様に、網B1830と網b1840はプロバイダBが所有し、端末1831、1841はプロバイダBのユーザとする。また、網A、網a、網B、網bはそれぞれルータによって網C1800に接続されている。プロバイダA、プロバイダBは、それぞ

れ網Cとの間に送信帯域を契約し、網Cの中では共用回線1801をプロバイダA、プロバイダBが共用で使用している。このような網環境で、端末1811と端末1821が、また端末1831と端末1841が通信を行う場合には、共用回線1801の入口では、共用回線を契約した帯域を守りつつ（ATMでいうところのVPに相当）、該契約帯域内で転送されているパケット毎に優先度を設けて（例えば、TELNET用のパケットは、電子メール用のパケットよりも優先、等）、帯域を管理できる（ATMでいうところのVCに相当）ことが望ましい。以上の様な網形態は、プロバイダによる回線の共用のみではなく、複数の企業が長距離通信回線を共用する場合、あるいは同一企業内でも部課毎のトラヒックを管理したい場合等、様々な運用形態が考えられ、これに対応した形で実現する必要がある。

【0015】上記考察から、目的を達成するために、通信装置に、コネクション毎に契約した帯域を元にセルを送信する第1セル送信予定時刻を計算する第1送信予定時刻計算部と、前記コネクションを複数組めたコネクション束毎に契約した帯域を元に前記セルを送信する第2セル送信予定時刻を計算する第2送信予定時刻計算部と、及び、前記セルを送信するとき、前記第2セル送信予定時刻を用いるか前記第1セル送信予定時刻を用いるか選択する手段を設ける。必要に応じて第1セル送信予定時刻と第2セル送信予定時刻を用いることができるので、契約帯域を守ることができる。

【0016】また、上記考察から、上記第1～第3の目的を達成するために、本発明では、多段階にシェーピングするトラヒックシェーピング装置を提案する。すなわち、上記第1の目的を達成するために、ATM網に接続されている端末または交換スイッチ内にあり、受信したセルを一時的に蓄積するセルバッファ部と、VC毎に契約した帯域に従った送信間隔を守るセル第1送信予定時刻を計算する第1送信予定時刻計算部と、前記第1送信予定時刻計算部で計算されたセル第1送信予定時刻が最も早いVCを選択する第1ソーティング部と、前記第1ソーティング部で選択されたVCに属するセルを送信してもよいか否かを判定し、セルを送信してもよい場合にはセルバッファ部からセルを読み出して送信する送信制御部を備えたトラヒックシェーピング装置において、VP毎に契約した帯域に従った送信間隔を守るセル第2送信予定時刻を計算する第2送信予定時刻計算部と、前記第2送信予定時刻計算部で計算されたセル第2送信予定時刻が最も早いVPを選択する第2ソーティング部を備え、前記送信制御部に前記第2ソーティング部で選択されたVPに属するセルを送信してもよいか否かを判定し、セルを送信してもよい場合には第1ソーティング部で選択されたVCに属するセルを送信してもよいか否かを判定し、セルを送信してもよい場合にはセルバッファ部からセルを読み出して送信する機能を備える。



【0017】また、VP内の複数のサービスクラス間で優先制御を行うために、前記トラヒックシェーピング装置において、各VP内のVCに対して優先度を設定し、前記第1ソーティング部が、各VP内の同一優先度をもつVCの集まりに対して、セル第1送信予定時刻が最も早いVCを選択する機能を備え、前記送信制御部は、前記第2ソーティング部で選択されたVPに属するセルを送信してもよいか否かを判定し、セルを送信してもよい場合には第1ソーティング部で各優先度毎に選択されたVCの中から、送信してもよい状態になっていて、かつ最も優先度が高いVCに属するセルを送信する機能を備える。

【0018】更に、VC毎に、前記セルバッファ部内に送信待ちのセルが存在するか否かを示す判別ビットを備える。また、VP毎に、前記セルバッファ部内に送信待ちのセルが存在するか否かを示す判別ビットを備える。

【0019】更に、前記第1ソーティング回路は、セル第1送信予定時刻、および前記セル存在判別ビットを二分木構造で管理する手段を備え、過去のソーティング結果を利用して最優先で送信すべきVCを選び出す。また、前記第2ソーティング回路は、セル第2送信予定時刻、および請求項4記載のセル存在判別ビットを二分木構造で管理する手段を備え、過去のソーティング結果を利用して最優先で送信すべきVPを選び出す。

【0020】次に更に、前記第2送信予定時刻計算部に、第1ソーティング部で選択されたVCのセル第1送信予定時刻が、第2送信予定時刻計算部で計算されたセル第2送信予定時刻よりも未来であり、かつ第1ソーティング部で選択されたVCの前記セル存在判別ビットがセットされているときに、セル第2送信予定時刻としてセル第1送信予定時刻を用いる時刻修正回路を備えることで、VPの送信予定時刻とVCの送信予定時刻を適合させることができる。

【0021】更にまた、VP内のサービスクラス間で優先制御を行っている場合には、前記第2送信予定時刻計算部に、第1ソーティング部で各優先度毎に選択されたVCであり、前記セル存在判別ビットがセットされているVCの中で、セル第1送信予定時刻が最も早いVCのセル第1送信予定時刻が、第2送信予定時刻計算部で計算されたセル第2送信予定時刻よりも未来であるときに、セル第2送信予定時刻としてセル第1送信予定時刻を用いて、第1ソーティング部で各優先度毎に選択されたVCのすべてに対して、前記セル存在判別ビットがセットされていないときには、セル第2送信予定時刻を変更しない時刻修正回路を備える。このとき、第2送信予定時刻計算部に、第1ソーティング部で成るVP内の各優先度毎に選択されたVCのすべてに対して、セル存在判別ビットがセットされていないときには、該VPに対するセル存在判別ビットをリセットし、第1ソーティング部で成るVP内の各優先度毎に選択されたVCのいず

れかに対して、セル存在判別ビットがセットされているときには、該VPに対するセル存在判別ビットをセットする機能を備える。これにより、第2ソーティング回路で選択されたVP内のVCには、必ず送信待ちのセルが存在するという状況を作ることができる。

【0022】また、第1ソーティング回路が行う処理と、第2ソーティング回路が行う処理を並行して行うこともできる。これにより、ソーティング処理に要する時間を短縮することができる。

【0023】上記第2の目的は、交換スイッチに付したトランクとして本発明のトラヒックシェーピング装置を備え、上記VPを回線（低速回線）と読み替えることにより達成することができる。

【0024】また、上記第3の目的を達成するために、本発明では、パケット送信端末またはパケット交換機に、パケット受信したパケットを一時的に蓄積するパケットバッファ部と、パケット優先度毎に決められた帯域に従った送信間隔を守るパケット第1送信予定時刻を計算する第1送信予定時刻計算部と、前記第1送信予定時刻計算部で計算されたパケット第1送信予定時刻が最も早いパケット優先度を選択する第1ソーティング部と、パケット転送先毎に契約した帯域に従った送信間隔を守るパケット第2送信予定時刻を計算する第2送信予定時刻計算部と、前記第2送信予定時刻計算部で計算されたパケット第2送信予定時刻が最も早いパケット転送先を選択する第2ソーティング部と、前記第2ソーティング部で選択されたパケット転送先に属するパケットを送信してもよいか否かを判定し、パケットを送信してもよい場合には第1ソーティング部で選択されたパケット優先度 に属するパケットを送信してもよいか否かを判定し、パケットを送信してもよい場合にはパケットバッファ部からパケットを読み出して送信する送信制御部を備えたトラヒックシェーピング装置を備える。

【0025】また、前記パケットバッファ部からパケットを読み出す際に、パケットのヘッダに記述してあるパケット長情報を抽出する機能を備え、前記第1送信予定時刻計算部において、前記パケット長情報に比例した送信間隔を用いてパケット第1送信予定時刻を計算し、第2送信予定時刻計算部において、前記パケット長情報に比例した送信間隔を用いてパケット第2送信予定時刻を計算する。

【0026】また、該パケット送信端末またはパケット交換機向けのトラヒックシェーピング装置は、上述のATM送信端末またはATM交換スイッチ向けのトラヒックシェーピング装置と同じ構造を備える。

【0027】

【発明の実施の形態】以下では、本発明の一実施例として、本発明を適用したトラヒックシェーピング装置を詳細に説明する（実施例1）。以下に示す実施例は、ATM送信端末がVPシェーピングとVCシェーピングを同

時に行い、VP内に四つのサービスクラス(CBR、VBR、ABR、UBR)を設け、クラス間の優先制御を行うトラヒックシェーピング装置の例である。

【0028】図3は、公衆ATM網340に接続されているATM送信端末300のブロック図を示している。ATM送信端末300は、CPUとメモリから構成される上位層処理部360と、公衆網340に対する回線インタフェース部324から構成される。上位層処理部では、該ATM網を用いて情報を転送するための上位プロトコル(例えばIP(Internet Protocol))が動作し、上位プロトコルが認識し得る上位パケットを生成・終端する。

【0029】回線インタフェース部324は、更に、以下の構成要素を備える。SAR(Segmentation And Reassembly)350は、上位層処理部360で生成された上位パケットとATMセル(53バイト固定長)の変換(分割・組立て)を行う部分である。従って、SARから上位層処理部側では上位パケットの形で処理が行われ、SARから公衆ATM網側ではATMセルの形で処理が行われる。変換はハードウェアによって行われる場合とソフトウェアによって行われる場合がある。トラヒックシェーピング部100は、公衆ATM網340と契約した帯域を守った送信間隔でセルを送信する。本願発明はこのトラヒックシェーピング部100に主に関係する。光モジュール374は、ATMセルを光ファイバ等の物理回線に対応した信号に変換して送受信する。尚、可変長パケットを用いる場合においては、SARは不要である。

【0030】図1は、トラヒックシェーピング部100の構成を示すブロック図である。また、図4は、トラヒックシェーピング部100の動作フロー図であり、図5はそのタイムチャートである。

【0031】本発明を適用したトラヒックシェーピング部100は、以下に示す構成要素を備える。トラヒックシェーピング部は、セルをVC毎のキューにキューイングするセルバッファ部110、VCの契約帯域に従った送信予定時刻を計算するVC送信予定時刻計算部130、同一VP内、同一サービスクラス内に属するVCの中で、最も優先して送信するVCを選び出すVCソーティング部135、VPの契約帯域に従い、かつVC送信予定時刻にも適合した送信予定時刻を計算するVP送信予定時刻計算部140、全VPの中で最も優先して送信するVPを選び出すVPソーティング部145、VPソーティング部145およびVCソーティング部135のソーティング結果を用いて最終的なセル送信を決定してセルバッファ部110に伝える送信制御部120から構成される。

【0032】セルバッファ部110は、セルを一時的に蓄積しておくバッファであるセルバッファ111と、セルバッファ内でVC毎にATMセルのキューイングを実

現するためのセルバッファアドレスを記憶し、また、VC毎、およびVP毎のキュー長の情報も記憶しておくバッファであるセルバッファアドレスメモリ112と、SAR350から受信したセルをセルバッファに書込む制御回路であるセルバッファ書込み制御回路113と、セルバッファから光モジュールへ送信すべきセルを読み出すセルバッファ読出し制御回路114とから構成される。

【0033】VC送信予定時刻計算部130には、セル受信、またはセル送信が行われたVCの送信予定時刻を計算するVC予定時刻計算回路131が含まれる(具体的な計算方法は後述)。

【0034】VCソーティング部135は、セル受信、または送信が行われたVCが属するVP、およびサービスクラス内で、最も優先して送信するVCを選び出すVC二分木ソート回路136を有する。更に、VC二分木ソート回路がソーティングを行うのに必要な情報(VC識別番号、VC送信予定時刻、VCのVLD(該VCに送信待ちセルが存在するか否かを示すフラグ)(以下、この三つをまとめてVCソーティング情報と呼ぶ))が記憶されているVCソーティング情報メモリ137を有する。このVPソーティング情報は二分木で管理されており、そのメモリマップを図7に示す(詳細は後述)。

【0035】VP送信予定時刻計算部140は、セル受信、または送信が行われたVPの契約帯域に従った送信予定時刻を計算するVP予定時刻計算回路141と、VP予定時刻計算回路で計算されたVP送信予定時刻を、VCの送信予定時刻に適合する値に修正するVP時刻修正回路143から構成される(具体的な計算方法は後述)。

【0036】VPソーティング部145は、全VPの中で最も優先して送信するVPを選び出すVP二分木ソート回路146を有する。更に、VP二分木ソート回路146がソーティングを行うのに必要な情報(VP識別番号、VP送信予定時刻、VPのVLD(該VPに送信待ちセルが存在するか否かを示すフラグ)(以下、この三つをまとめてVPソーティング情報と呼ぶ))が記憶されているVPソーティング情報メモリ147を有する。VPソーティング情報も二分木で管理されており、そのメモリマップを図6に示す(詳細は後述)。

【0037】本発明を適用したトラヒックシェーピング部100は、1セル処理時間に次に示す6つの処理を繰り返すことによって、1セル処理時間内に一つのセルを受信し、一つのセルを送信する。ここで、1セル処理時間とは、トラヒックシェーピング装置が1セル(53バイト)送受信するために要する時間のことをいう。例えば、155.88Mbps(Bit Per Second)のシェーピング能力をもつトラヒックシェーピング装置では、1セル処理時間は2.72μ秒となる。

【0038】(処理1)受信セル判定処理

- (処理2) 送信予定時刻計算 (セル受信時)
- (処理3) ソーティング処理 (セル受信時)
- (処理4) 送信VC選択処理
- (処理5) 送信予定時刻計算 (セル送信時)
- (処理6) ソーティング処理 (セル送信時)

以上6つの処理の内、(処理1)～(処理3)はセル受信時の処理、(処理4)～(処理6)はセル送信時の処理である。以下に、それぞれの処理を、図1、図4および図5を用いて詳細に説明する。また、以下では、複数のVPを識別するために、VP識別番号pを付して、VP(p)と表記する。同様に、VP(p)に属しているVCを識別するために、VC識別番号cを付して、VC(p, c)と表記する。

#### 【0039】(処理1) 受信セル判定処理

この処理は、図5の500の時間に行われる処理である。尚、図5は、本発明を適用したトラヒックシェーピング部のタイムチャートを示す。

【0040】トラヒックシェーピング部100に到着したセルは、VC毎のキューに一時的に蓄積される。具体的には、まず、セルバッファ書込み制御回路113は、受信したセルのヘッダ部に記述してあるVPを識別するVP I (Virtual Path Identifier)、およびVCを識別するVC I (Virtual Connection Identifier)を基に、該セルが属するVP、あるいはVCを判別する。次に、トラヒックシェーピング部は、受信セルをVC毎のキューイングを行うために、未使用のセルバッファのアドレスをセルバッファアドレスメモリ112から読み出し、セルバッファ111内の該セルバッファアドレスが示す領域に受信セルを書込む(図4の400、401)。前記セルバッファアドレスは受信セルが記録されたセルバッファアドレスとしてセルバッファアドレスメモリ112に記憶される。

【0041】以下では、該受信セルが属するVPをVP(r)、該受信セルが属するVCをVC(r, s)とする。セルバッファ書込み制御回路113は、セルを受信すると、セルを受信したことを示すセル受信信号99をVC送信予定時刻計算部のVC予定時刻計算回路131とVP送信予定時刻計算部のVP予定時刻計算回路141に通知する。セル受信信号99と同時に、VC予定時刻計算回路131に向けてはVC識別番号r, sを、VP予定時刻計算回路141に向けてはVP識別番号rを通知する。

#### 【0042】(処理2) 送信予定時刻計算 (セル受信時)

この処理は、図5の502-1、502-2の時間に行われる処理である。セル受信信号99を受けたVC送信予定時刻計算回路131は、VC(r, s)のVC送信予定時刻(単位は「1セル処理時間」)を計算する。計算結果は、VCソーティング情報メモリ137に記憶される。セル受信信号99を受けたVC送信予定時刻計算回

路131は、該VCに送信待ちセルが存在するか否かを判定するために、VCソーティング部135のVCソーティング情報メモリ137から読み出されたVC(r, s)のVLDが「0」であるか「1」であるかを調べる(図4の402)。VLDが「1」であるときは、既に該VCに送信待ちセルが存在していることを示しており、送信予定時刻を更新すると契約帯域を守ることができなくなるので、この場合は送信予定時刻を変更してはいけない。一方、VLDが「0」であるときは、既に計算してあるVC送信予定時刻が現在時刻を基準としたときに未来である場合には送信予定時刻を更新すると契約帯域が守れなくなるので、送信予定時刻を更新してはいけないが、既に計算してあるVC送信予定時刻が現在時刻を基準として過去または現在時刻と同時刻である場合には、セルはいつでも送信してよい状態となっているので送信予定時刻を適当な時刻に更新してもよい。従って、VLDが「0」であるときは、既に計算してあるVC送信予定時刻をVCソーティング情報メモリ137から読み出し、該時刻が現在時刻を基準としたときに未来となっているか、過去あるいは現在時刻と同じになっているかを調べる(図4の404)。前者(未来)の場合にはVC送信予定時刻を変更しない。後者(過去あるいは現在)の場合には、該VCのセルを最も早く送信させるために(実際に送信するかは分からない)、  
VC送信予定時刻=現在時刻+1  
と更新する(図4の405)。以上のいずれの場合にも、セル受信信号99を受けた場合には該VCのVLD=「1」にセットする(図4の403)。

【0043】また、同様に、セル受信信号99を受けたVP送信予定時刻計算回路140は、VP送信予定時刻を計算する。VP送信予定時刻の計算は、VC送信予定時刻の計算と全く同じ手順で計算する。すなわち、VP(r)のVLDをチェックし、VLDが「0」であり、かつ既に計算してあるVP送信予定時刻が過去あるいは現在時刻と同時刻である場合にのみ、  
VP送信予定時刻=現在時刻+1  
と更新し、それ以外の場合には既に計算してあるVP送信予定時刻を更新しない。

【0044】尚、VP送信予定時刻の計算は、VC送信予定時刻の計算と全く同じ手順で計算できるので、同の回路で時系列に計算することもできるが、ここでは、VC送信予定時刻の計算とVP送信予定時刻の計算は、それぞれ、互いに独立の回路であるVC予定時刻計算回路とVP予定時刻計算回路を用いることで、時間的に平行して計算できるようにし、その計算時間を短縮している。図4では、VP送信予定時刻計算回路での計算ステップは示されていない。VP送信予定時刻計算回路が、図4のステップ402からステップ405と並行してVP送信予定時刻を計算する。

#### 【0045】(処理3) ソーティング処理 (セル受信

時)

この処理は、次の二つの処理に分けることができる。

(処理3-1) VCソーティング処理 (セル受信時)

(処理3-2) VP送信予定時刻修正 (セル受信時)

(処理3-3) VPソーティング処理 (セル受信時)

以下、順に説明する。

(処理3-1) VCソーティング処理 (セル受信時)

このVCソーティング処理は、図5で、時刻計算502の後の時間506に行われる処理である。VC(r, s)のVC送信予定時刻が更新されると、VP(r)の中で、かつVC(r, s)が属するサービスクラスの中で最も早くセルを送信すべきVC (以下、暫定送信VC) が変化している可能性があるため、VC二分木ソート回路136において暫定送信VCを求めるためのソーティングを行う (図4の406)。

【0046】以下に、同一VP、同一サービスクラス内の暫定送信VCを選び出す方法について説明する。簡単のために8つのVC (VC(p, 0)~VC(p, 7))の中から選び出す例を、図9、図10を用いて説明する。まず二分木の各要素に記憶されている情報の関係を説明する。以下では、図9において、二分木の頂点900を根、底辺930~937を葉、任意の要素からみて根側にある要素を親、葉側にある二つの要素を子と呼ぶ。二分木の葉930~937 (VC識別番号順に並べておく) には各VCの送信予定時刻とVLD (括弧内の数値 (0または1) がVLDを示す) が記憶してある。葉を除く他の要素には、VC識別番号、送信予定時刻、VLDが記憶され、最終的に以下の条件を満たすVCの情報が根に記憶される。

【0047】(条件1) VLDが「1」であること。

(送信待ちセルがないVCよりも送信待ちセルがあるVCの方を優先して選択する)

(条件2) 送信予定時刻が早いこと。(常時最優先で送信すべきVCを選択する)

根に記憶するVCとして上記 (条件1) および (条件2) を満たすVCを選択するために、葉を除く他の要素は、以下の [1] ~ [3] の規則に従って二つの子のいずれかの情報がそのまま記憶される。

【0048】[1] 子のVLDが共に「1」のときは、上記 (条件2) を満たすために、送信予定時刻がより過去である子を選択する。例えば二分木の要素920には、要素931の情報がそのまま記憶され、VC識別番号はVC(p, 1)となる。時刻が同じ場合はどちらでもよい。

[2] 一方の子のVLDが「1」、他方が「0」のときは、上記 (条件1) を満たすために、無条件にVLDが「1」である方を選択する。例えば二分木の要素922には、送信予定時刻は要素934の方が過去であるにも関わらず、要素935が選択され、その情報がそのまま記憶される。

[3] 子のVLDが共に「0」のときは、上記 (条件2) を満たすために、送信予定時刻がより過去である子を選択する。例えば二分木の要素921には、要素932の情報がそのまま記憶され、VC識別番号はVC(p, 2)となる。時刻が同じ場合はどちらでもよい。

【0049】この様な構造をもつ二分木が各VP毎に四つあり、CBR、VBR、ABR、UBRに割り当てられている。例えばCBR用の二分木の根には、CBRの中で最も優先して送信すべきVC (暫定送信VC) の識別番号、送信予定時刻、VLDが記憶されている。

【0050】以上の規則に従って、二分木が構成されているが、セルを受信したときには送信予定時刻やVLDが変化するため、二分木の情報が変化し、暫定送信VCが変化することが考えられる。しかし、ここで、二分木のすべての情報が更新される訳ではない。例えば図9において、VC(p, 4) (葉934に対応) のセルを受信し、該VCの送信予定時刻、VLDが更新された場合を考えると、二分木の要素が更新されるのは、該VCの情報が記憶してある要素934から根900に向かう経路にある要素のみである。本例の場合は922、911、900の要素の情報のみをこの順序で [1] ~ [3] の規則に従って更新することで、最優先で送信すべきVCが二分木の根900に記憶され、かつ上述の二分木の構造は保たれている (図10)。

【0051】以上の手順で同一VP内、同一サービスクラス内の暫定送信VCを選び出すことができる。尚、実際のVCソーティング情報メモリ137のアドンス割当て等に関しては後述とする。

【0052】(処理3-2) VP送信予定時刻修正 (セル受信時)

次に、VP予定時刻計算回路141で計算されたVP契約帯域に従ったVP送信予定時刻を、VP時刻修正回路142においてVC送信予定時刻に適合した値に修正する (図4の407)。この処理は、図5の507の時間に行われる処理である。

【0053】図8は、VP時刻修正回路142の詳細なブロック図を示す。VP予定時刻計算回路141で計算されたVP送信予定時刻をそのまま用いてVPソーティングを行うと、VPとしては送信可能な状態になっても、該VP内で最優先で送信すべきVCですら送信可能な状態になっていないというケースが生じる。この場合、同一VPの帯域、他VPの帯域共に最大限に帯域を利用することができないため、上記のVP予定時刻修正処理が必要となる。具体的には、以下の処理を行う。尚、VC二分木ソート回路136によって選ばれたVP(r)の中のCBRの暫定送信VCをVC(r, c)、VBRの暫定送信VCをVC(r, v)、ABRの暫定送信VCをVC(r, a)、UBRの暫定送信VCをVC(r, u)とする。まず、図8の選択回路810が、VCソーティング情報メモリ137から読み出されたVC(r, c)、VC

( $r, v$ )、 $VC(r, a)$ および $VC(r, u)$ の送信予定時刻の中で、時間的に最も過去である時刻を暫定VC送信予定時刻とする計算を行う。但し、この時刻計算にはVLDが‘0’であるVCは含めない。 $VC(r, c)$ 、 $VC(r, v)$ 、 $VC(r, a)$ および $VC(r, u)$ のVLDがすべて‘0’である場合には、暫定VC送信予定時刻を現在時刻とする。この暫定VC送信予定時刻は、VP( $r$ )に属する複数のVCの中で最も早く送信することができる時刻を示している。換言すれば、現在時刻が暫定VC送信予定時刻に至れば、VP( $r$ )内の少なくとも一つのVCはセルを送信することができる(VP( $r$ )の契約帯域を守っているか否かは別問題)。次に、図8の選択回路811が、VP予定時刻計算回路141で計算された時刻と選択回路810で得られた暫定VC送信予定時刻を比較し、より未来の時刻を選択して、VP( $r$ )の送信予定時刻とする。これにより、選ばれたVP( $r$ )の送信予定時刻は、VP( $r$ )としての契約帯域も守り、かつVP( $r$ )内に一つ以上の送信可能なVCが存在するような最も早い時刻を示している。換言すれば、現在時刻がVP( $r$ )の送信予定時刻に至れば、VP( $r$ )内の少なくとも一つのVCはセルを送信することができる(VP( $r$ )の契約帯域も守っている)。一方、図8のOR回路820は、VCソーティング情報メモリ137から得られる $VC(r, c)$ 、 $VC(r, v)$ 、 $VC(r, a)$ および $VC(r, u)$ のいずれかのVLDが‘1’であれば、該VPのVLDを‘1’にセットする。

【0054】(処理3-3) VPソーティング処理(セル受信時)

この処理は、図5の508の時間に行われる処理である。上述の様に、各VPのVPソーティング情報も二分木によって管理している。VCの場合と同様に、VP( $r$ )のVP送信予定時刻が更新されると、最も早くセルを送信すべきVP(以下、暫定送信VP)が変化している可能性があるので、VP二分木ソート回路146においてソーティングを行う(図4の408)。VP二分木ソート回路146の動作は、VC二分木ソート回路136の動作と同じであり、VP用二分木の根には、全VPの中で最優先で送信すべきVPのVP識別番号、送信予定時刻、VLDが記憶される。尚、実際のVPソーティング情報メモリ147のアドレス割当て等に関しては後述とする。

【0055】(処理4) 送信VC選択処理

この処理は、図5の509の時間に行われる処理である。以下では、現在時刻とVC送信予定時刻(あるいはVP送信予定時刻)を比較した結果、現在時刻を基準としてVC送信予定時刻(あるいはVP送信予定時刻)が過去または現在時刻と同時刻であるとき、該VC(あるいはVP)は送信可能状態と呼ぶことにする。VP二分木ソート回路146によって選ばれた暫定送信VPをVP( $i$ )、およびVP( $i$ )の各サービスクラスの暫定送信

VCを $VC(i, c)$ 、 $VC(i, v)$ 、 $VC(i, a)$ 、および $VC(i, u)$ とする。

【0056】送信制御回路(送信制御部)120は、常時VPソーティング情報メモリ147の根に対応するアドレスから、VLDと送信予定時刻を読み出し、 $VLD = '1'$ かつ送信予定時刻と現在時刻と比較してVP( $i$ )が送信可能状態になったか否かを監視し、送信可能状態であるセルを送信するために、セルバッファ読出し制御回路114へ送信許可信号95を送る。VP( $i$ )が送信可能状態でないときは、いかなるセルも送信しない。VP( $i$ )が送信可能状態であるとき、各サービスクラスの暫定送信VC、すなわち $VC(i, c)$ 、 $VC(i, v)$ 、 $VC(i, a)$ 、および $VC(i, u)$ の間で送信順序に関するクラス間優先制御を行う(図4の409、410)。クラス間優先制御は、例えば完全優先制御(lead of line)や、重み付き順廻優先制御(Weighted Round Robin)等がある。完全優先制御とは、上位のクラスが完全に優先される優先制御の方法で、上位クラス(CBR>VBR>ABR>UBR)に送信待ちセルが存在していると、下位クラスのセルは送信されない。この場合、最上位クラスに属するVCのセルは最も小さい遅延で転送されるが、下位クラスのセルは、上位クラスのセルがなくなるまで送信されない。また、重み付き順廻優先制御とは、下位クラスにも一定の帯域を割当てる。例えば「上位クラス：下位クラス」のセル送信の比率(=送信帯域の比率)を2：1、あるいは4：1等に制御することができる。いずれの優先制御の場合も、 $VC(i, c)$ 、 $VC(i, v)$ 、 $VC(i, a)$ 、および $VC(i, u)$ のVLDが‘0’であるVC、および送信可能状態になっていない(現在時刻を基準として送信予定時刻が未来にある)VCは、最終的に選ばれても送信するセルがないので、最も低優先度として扱う。 $VC(i, c)$ 、 $VC(i, v)$ 、 $VC(i, a)$ 、および $VC(i, u)$ の中でクラス間優先制御を行った結果選ばれたVCを $VC(i, j)$ とし、 $VC(i, j)$ のセルを送信する。

【0057】具体的には、送信許可信号95がセルバッファ読出し制御回路114に送られる。送信許可信号95を受けたセルバッファ読出し制御回路114は、セルバッファアドレスメモリ112から読み出したセルバッファアドレスを用いて、セルバッファか110からセルを読み出す。そして、セルバッファ読出し制御回路114は、回線インタフェース部324にセルを送信する(図4の411)。セルを送信したVP( $i$ )、 $VC(i, j)$ の次のセル送信予定時刻を修正するために、送信制御回路(送信制御部)120は、セル送信信号98をVC送信時刻計算回路130とVP送信時刻計算回路140に通知する。また、送信制御回路120は、セル送信信号98と同時に、VC予定時刻計算回路131に向けてはVC識別番号 $i, j$ を、VP予定時刻計算回路141に向けてはVP識別番号 $i$ を通知する。

### 【0058】(処理5) 送信予定時刻計算(セル送信時)

この処理は、図5の512-1、512-2の時間に行われる処理である。セル送信信号98を受けたVC送信時刻計算回路130およびVP送信時刻計算回路140は、契約帯域に従った次のセル送信予定時刻を計算する(図4の412)。

【0059】次のセル送信予定時刻の計算は、例えばリーキーバケット方式を用いて行う。リーキーバケット方式に関しては、例えば“The ATM Forum TM4.0 Normative Annex C: Traffic Contract Related Algorithms and Procedures (P.71)”(従来技術3)に述べられている。

【0060】あるいは、他のセル送信予定時刻の計算方法として、契約帯域に対応する送信間隔値を記憶しておき、以下の計算を行ってもよい。

次のセル送信予定時刻=今回のセル送信予定時刻+送信間隔値

VC(i, j)のセルを送信しても、まだVC毎のキューにセルが残っている(送信待ちセルがある)場合に次の送信予定時刻を計算するのは当然であるが、セルを送信することによってVC毎のキューが空になった(送信待ちセルがない)場合にも次の送信予定時刻を計算する。これは、例えば次のセル受信タイミングでVC(i, j)のセルを受信した場合にも契約帯域を守ってセルを送信するために必要である。尚、UBRクラスのVCで送信帯域に関する契約を行わない場合には、いつでもセルを送信することができるようにするために、

次のセル送信予定時刻=今回のセル送信予定時刻+1とすればよい。また、VLDは、VC毎のキューにセルが残っている場合には‘1’とし、VC毎のキューが空になった場合には‘0’とする。以上の送信予定時刻の計算は、VPに対しても全く同様である。

### 【0061】(処理6) ソーティング処理(セル送信時)

(処理6-1) VCソーティング処理(セル送信時)

(処理6-2) VP送信予定時刻修正(セル送信時)

(処理6-3) VPソーティング処理(セル送信時)

この処理は、図5の513~515の時間に行われる処理である。ソーティングの詳細は、セル受信時と全く同様である。セル送信予定時刻を修正した場合には、暫定送信VC、および暫定送信VPが変化している可能性があるため、VC二分木ソート回路136、およびVP二分木ソート回路146においてソーティングを行う(図4の413~415)。

【0062】以上の(処理1)~(処理6)の処理が1セル処理時間内に行われ、再び(処理1)の処理から繰り返す。

【0063】次に、VPソーティング情報メモリ147のVPソーティング情報、VCソーティング情報メモリ

137のVCソーティング情報の管理方法について、図6、および図7を用いて説明する。以下では、サポートできるVP数をM(=2のm乗)、各VP内に束ねているVC数をN(=2のn乗)とする。

【0064】図6は、VPソーティング情報メモリ147の記憶書式およびVP用二分木との関係を示す。VP用二分木の各要素と、VPソーティング情報メモリ147のアドレスの関係は、以下に示す通りである。以下では、アドレスは2進数(m+1ビット)で示すこととする。

【0065】[1] 二分木の根に対応するアドレスは、000...001番地である。

[2] アドレス: xyy...yyz番地の要素の親のアドレスは0xy...yy番地であり、二つの子のアドレスはyyy...yz0番地とyyy...yz1番地である。

【0066】上記[1][2]の規則に従って情報を記憶していくと、二分木の葉に対応するアドレスは、100...000番地から111...111番地(全部で2のm乗=M個)に記憶される。以上の規則でメモリのアドレスを管理していると、ソーティング時に行うメモリアクセスのためのアドレス生成回路を簡単に構成することができる。すなわち、xyy...yyz番地の比較相手はxyy...yy(z)番地に記憶してある情報((z)はzの‘0’→‘1’反転を示す)であり、その比較結果を書込むのは0xy...yy番地である。

【0067】従って、M個の要素のソーティングを、m回のシフト演算とm回の反転演算で行うことができる。例として、8VP(m=3)の場合のVPソーティング情報メモリ147のメモリマップを図6に示す。前述の様に、VPソーティング情報メモリ147には、VP識別番号600、VP送信予定時刻601、およびVPのVLD602が記憶されている。

【0068】以上、図6を用いて、VPソーティング情報の管理方法について説明したが、VCソーティング情報の管理も、全く同様に行うことができる。図7は、2VP(m=1)内で四つのサービスクラスをサポートする場合のVCソーティング情報メモリ137のメモリマップを示す。VCソーティング情報メモリ137は、VPソーティング情報メモリ147と全く同じ方法で記憶するが、各VP、各サービスクラス毎に一つのVCが選ばれた時点でソーティングを終了する点のみが異なっている(本例では8個のVCが選ばれた時点でソーティング終了)。

【0069】上述の実施例では、各VPの契約帯域、回線の帯域を最大限に利用するために、VP送信予定時刻にVC送信予定時刻の情報を反映させたが(VP時刻修正回路143の動作による)、VP送信予定時刻とVC送信予定時刻を全く独立に計算することもできる。この場合、前述の様に、現在時刻がVP送信予定時刻には違っているが、VC送信予定時刻には違っていない場合

に、自VPの送信タイミングをスキップすることが考えられる（現在時刻がVC送信予定時刻に達するまで待つことは大幅に回線帯域の利用率が低下する）。これにより、自VPの送信帯域が若干低下するが、図11のタイムチャートに示す様に、VCソーティングとVPソーティングを並行して行うことができるため、ソーティングに要する処理時間を大幅に低減させることができる。サポートしているVP数（=M）、各VP内に束ねられているVC数（=N）がほぼ等しいときは、ソーティングに要する時間を最大で1/2にまで低減させることができる。

【0070】また、上述の実施例では、本発明のトラヒックシェーピング装置をATM送信端末に適用した例を示したが、先に述べた様に、トラヒックシェーピング装置はATM送信端末の他にも、私設網から公衆網への中継点等の網内の要所に設置することができる。

【0071】図12は、本発明のトラヒックシェーピング装置を公衆ATM網340に接続されているATM交換機301に適用した構成図を示す。ATM交換機301は、ATM端末330、331に対する回線インタフェース部320、321、スイッチ部310、公衆ATM網340に対する回線インタフェース部325、および公衆ATM網に対応したトラヒックシェーピング部100、および、光モジュール375により構成される。

【0072】本発明の他の実施例として、複数回線のトラヒックシェーピングを一つのトラヒックシェーピング装置で行うトランク方式のトラヒックシェーピング装置について説明する（実施例2）。

【0073】図13は、トランク方式のトラヒックシェーピング装置としてATM交換機を構成した例を示している。端末332、333で生成されたセル流は、ATM交換機302の回線インタフェース部322、323を介してスイッチ部311に入力される。スイッチ部311でいずれの出力先回線が決定された場合でも、セルは一時的にトラヒックシェーピング部101に転送される。トラヒックシェーピング部101では、実施例1のVPソーティングを回線ソーティングと考え、全く同じ動作を行う。トラヒックシェーピング部101の出力セルは、再びスイッチ部311を介して、各出力回線の回線インタフェース部326、327から公衆ATM網340に送信される。トラヒックシェーピング部101から出力されたセルがスイッチのセルバッファに蓄積されると、行ったトラヒックシェーピングが無意味なものになってしまうために、トラヒックシェーピング部101から送信されたセルは最優先で網まで転送されなければならない。

【0074】また、実施例1と実施例2のシェーピング装置を組み合わせた実施例として、トランク方式を用いたVPシェーピング装置を構成することができる（実施

例3）。構造は図13のシェーピング装置と全く同じであるが、トラヒックシェーピング部101では、VC単位のシェーピング、VP単位のシェーピング、回線単位のシェーピングの3段階にトラヒックシェーピングを行う。VC単位、VP単位、回線単位のそれぞれに送信予定時刻計算回路とソーティング回路を備え、すべてが送信可能状態となった場合にセルを送信する。実施例2と同様に、トラヒックシェーピング部101の送信セルは最優先で公衆ATM網340に転送されなければならない。

【0075】以上はATM網に対する本発明の実施例を示したが、本発明はATMに特化した発明ではなく、可変長のパケットに対しても同様にトラヒックシェーピングを行うことができる。次にIPパケットに対するトラヒックシェーピング装置について説明する（実施例4）。

【0076】図15は、ルータの構成の一例を示す図である。ルータ1500は、パケット転送網1（1550）、パケット転送網2（1551）に対応したネットワークインタフェース部1520、1530と、IPパケットのヘッダを参照して行き先を判別し、行き先毎のネットワークインタフェース部に送るルーティング部1510から構成される。更に、ネットワークインタフェース部1520、1530は、トラヒックシェーピング部1400と、パケットを光ファイバ等の物理回線に対応した信号に変換して送信する光モジュール1522から構成される。その逆変換も光モジュールで行われる。

【0077】図14は、IPパケットに対する図15のトラヒックシェーピング部1400の構成を示すブロック図である。本発明を適用したIPパケット対応トラヒックシェーピング部1400は、図1に示したトラヒックシェーピング装置100のATMセルに対する処理をIPパケットに対する処理に変換した点、およびパケット読出制御回路1413がパケットバッファからIPパケットを読み出した際に、IPパケットヘッダに記述されているIPパケット長情報を識別するパケットパケット長識別回路1499を追加した点のみが異なる構成となっている。この識別されたパケット長は、第1送信予定時刻計算部1430の優先度予定時刻計算回路1431と、契約送信予定時刻計算部1440の契約予定時刻計算回路1441で、送信予定時刻を計算する際に使用される。

【0078】図16は、IPパケットに対するトラヒックシェーピング部1400の帯域制御の概念を示している。受信したIPパケットは、優先度制御回路15210において転送先毎、パケットの優先度毎のキューに振り分けられ、パケットバッファ15211内にキューイングされる。パケット送信時には、第1の読み出し回路15213が送信してもよい状態にある転送先を選び（図16において複数の転送先候補から一つの転送先を



選ぶ)、選ばれた転送先に対応する第2の読み出し回路15212では、パケット毎の送信順序に関する優先制御を行い、優先度の高いIPパケットをパケットバッファから読み出し、光モジュール1522へ転送する。このようにすることで、送信可能状態となっている転送先の中で、パケット毎の優先度が高いパケットから順に送信される。図16の各回路を図14の回路と対応させると、図16の優先度制御回路15210は図14のパケットバッファ書込み回路1413として、図16の第2の読み出し回路15212は図14の第1ソーティング部1435として、また図16の第1の読み出し回路15213は図14の契約ソーティング部1445として、それぞれ実現することができる。

【0079】IPパケットの送受信を行うために、ATMセルと同様に次の(処理1)～(処理6)の処理を行う。

- 【0080】(処理1) 受信パケット判定処理
- (処理2) 送信予定時刻計算 (パケット受信時)
- (処理3) ソーティング処理 (パケット受信時)
- (処理4) 送信パケット選択処理
- (処理5) 送信予定時刻計算 (パケット送信時)
- (処理6) ソーティング処理 (パケット送信時)

以上の処理の(処理2)～(処理4)、および(処理6)はATMセル(固定長)に対する処理と同じである。以下に、(処理1) 受信パケット判定処理、および(処理5) 送信予定時刻計算について説明する。

【0081】(処理1) 受信パケット判定処理  
上述のATMセルの場合は、各セルのヘッダ部にVPI (Virtual Path Identifier)、およびVCI (Virtual Connection Identifier) が記述してあるので、これらを基に該セルが属するVP、あるいはVCを判別することができた。一方、IPパケットの場合は、ユーザが網との間に契約を行っている単位(VPに相当)は、IPパケットヘッダに記述されている送信元アドレス、宛先アドレスから、対応付けることができる。また、パケットの優先度は(VCIに相当)、同じくIPパケットヘッダ内のTOS (Type of Service) フィールド(0～2ビット目)に記述されている。

【0082】本発明を適用したトラヒックシェーピング装置においては、パケットバッファ書込み回路1413で、受信したIPパケットのヘッダを参照し、該受信パケットの、転送先、優先度を決定し、パケットバッファ1411内に転送先毎、かつ優先度毎に設けられたキューにキューイングされる。

【0083】(処理5) 送信予定時刻計算 (パケット送信時)

パケット送信信号93を受けた優先度予定時刻計算回路1431および契約予定時刻計算回路1441では、ATMセルの場合と同様に契約帯域に従った次のパケット送信予定時刻を計算する。このとき、ATMセルの場合

とは異なり、パケット長が可変であるので、固定値の送信間隔を用いることができない。

【0084】図17は、固定値の送信間隔を用いたときに、(1)パケット長が短いパケット1700、1701、1702を連続して送信した場合と、(2)パケット長が長いパケット1710、1711、1712を連続して送信した場合の送信間隔を示している。(1)の場合と(2)の場合を比較すると、(2)の場合の方が送信バイト数が増えることが分かる。従って、可変長パケットに対するトラヒックシェーピングを行う場合、パケット長に応じて送信間隔を可変にする処理が必要となる。

【0085】本発明においては、パケット長を識別するパケット長識別回路1499を備え、パケットバッファ読み出し回路1414がパケットバッファ1411からIPパケットを読み出したときに、IPパケットヘッダに記述されているパケット長情報を参照する。参照したパケット長情報91は、優先度予定時刻計算回路1431および契約予定時刻計算回路1441に伝えられる。パケット長情報91を受けた優先度予定時刻計算回路1431および契約予定時刻計算回路1441では、例えば以下の計算を行い、予定送信時刻計算に用いる送信間隔を決定する。

$$\text{送信間隔} = (\text{契約帯域によるATMセルの送信間隔}) \times (\text{送信IPパケット長}) / 53$$

ここで、IPパケット長はバイト単位で表している。この様に53バイトで正規化することで、パケット長が短いIPパケットを送信した場合には次のパケット送信までの時間は短く、パケット長が長いIPパケットを送信した場合には次のパケット送信までの時間を長く空けることができる。従って、パケット長に関係なく契約帯域に従ったパケット送信間隔を短くすることができ、かつ契約帯域内で効率的な転送が可能となる。

【0086】尚、以上の例では、IPパケットの優先度に基づいて契約帯域内を優先制御していたが、前記TOSフィールドの低遅延要求(3ビット目)、高スループット要求(4ビット目)、高信頼性情報(5ビット目)等の情報を用いてもよい。

【0087】

【発明の効果】以上に述べた様に、本発明によれば、公衆ATM網とVP単位で契約した場合に、VPの契約帯域を守りつつ、該VPの帯域を有効に利用することができる。かつ同一VP内の複数のVC間で優先制御を行うことができるトラヒックシェーピング装置を提供することができる。また、一つのトラヒックシェーピング装置で複数の出力回線のシェーピングを行うことができるトラヒックシェーピング装置を提供することができる。更に、本発明はATMに特化した発明ではなく、可変長パケットに対するトラヒックシェーピングも行うことができる。



## 【図面の簡単な説明】

【図1】本発明を適用したトラヒックシェーピング装置の一実施例の構成を示すブロック図である。

【図2】回線とVPとVCの概念を示す図である。

【図3】本発明を適用したトラヒックシェーピング装置をVPシェーピング装置としてATM送信端末に適用した場合の構成を示す図である。

【図4】本発明を適用したトラヒックシェーピング部のセル受信・送信動作のフロー図である。

【図5】本発明を適用したトラヒックシェーピング部のタイムチャートである。

【図6】VPソーティング情報メモリ147の記憶書式およびVP用二分木の関係を示す図である。

【図7】VCソーティング情報メモリ137の記憶書式およびVC用二分木の関係を示す図である。

【図8】VP時刻修正回路142の構造を示す詳細なブロック図である。

【図9】VC用の二分木の各要素に記憶されている情報の関係を示す図である。

【図10】VC用の二分木の各要素に記憶されている情報の関係を示す図である。

【図11】一組の送信予定時刻計算回路およびソーティング回路を時分割で利用した場合のトラヒックシェーピング部のタイムチャートである。

【図12】本発明を適用したトラヒックシェーピング装置をVPシェーピング装置としてATM交換機に適用した場合の構成を示す図である。

【図13】本発明を適用したトラヒックシェーピング装

置をトランク方式のシェーピング装置としてATM交換機に適用した場合の装置の構成を示す図である。

【図14】本発明を適用したIPパケット用トラヒックシェーピング装置の一実施例の構成を示すブロック図である。

【図15】ルータの構成の一例を示すブロック図である。

【図16】IPパケット用トラヒックシェーピング部の帯域制御の概念を示す図である。

【図17】パケット長と送信間隔の関係を示す図である。

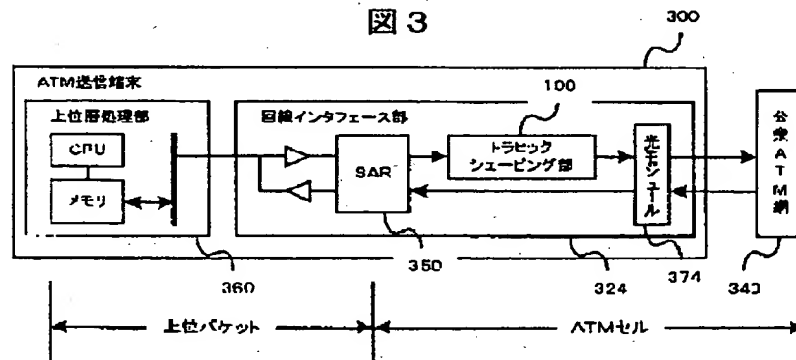
【図18】本発明の実施例4で示す網構成を示す図である。

【図19】VP単位の契約を行っている場合の網構成を示す図である。

## 【符号の説明】

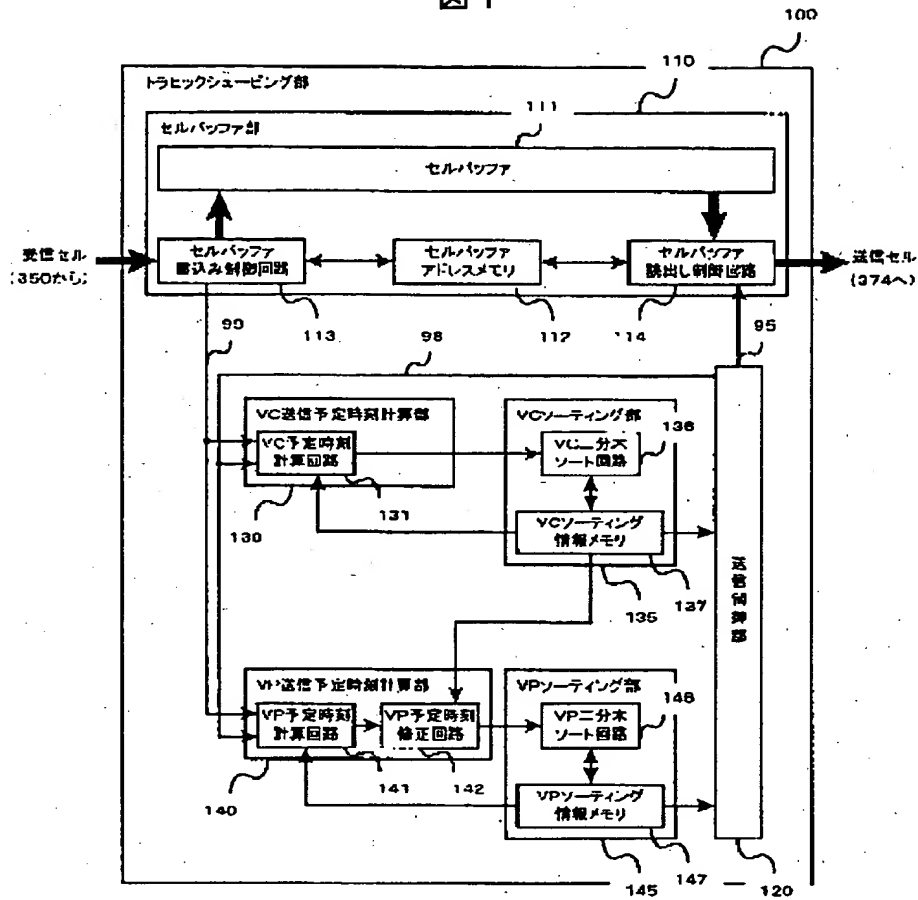
100、101：トラヒックシェーピング部、110：セルバッファ部、120：送信制御部、130：VC送信予定時刻計算部、135：VCソーティング部、140：VP送信予定時刻計算部、142：VP時刻修正回路、145：VPソーティング部、300：ATM送信端末、301、302：ATM交換機、310、311：スイッチ部、320～326：回線インタフェース部、330～333ATM端末、340：公衆ATM網、350：SAR（上位パケット・ATMセル変換回路）、360：上位層処理部、1400：IPパケット対応トラヒックシェーピング装置、1499：パケット長識別回路。

【図3】



【図1】

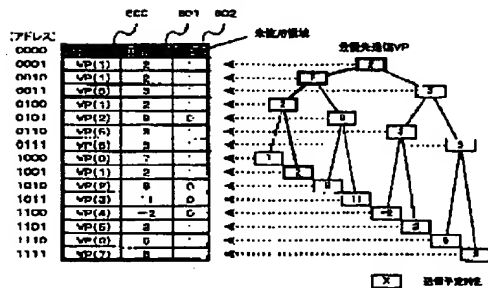
図1



→ : ATMセルの流れ  
 → : 制御信号の流れ

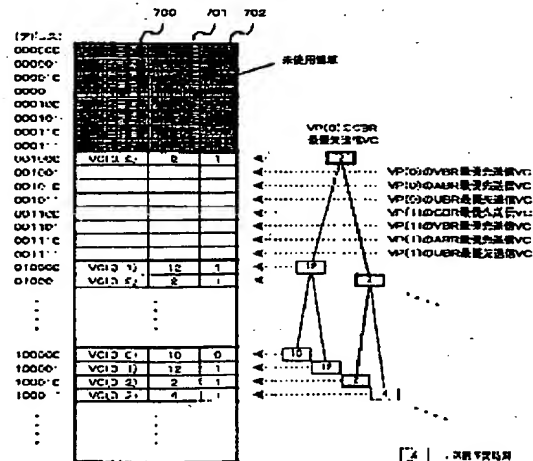
【図6】

図6



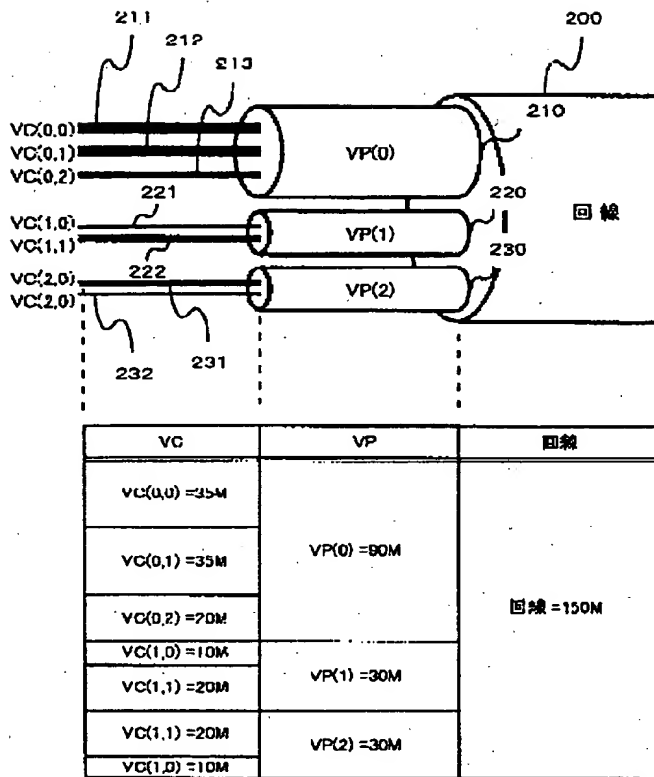
【図7】

図7



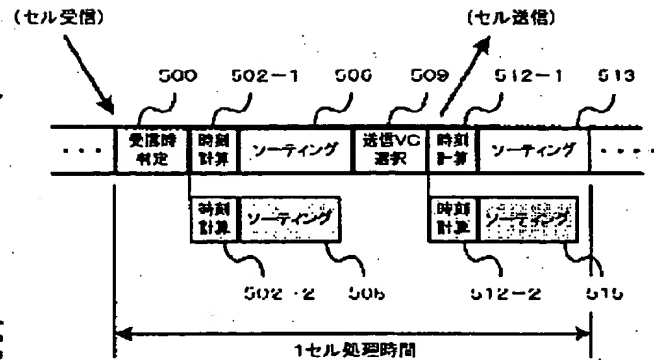
【図2】

図 2



【図11】

図 11

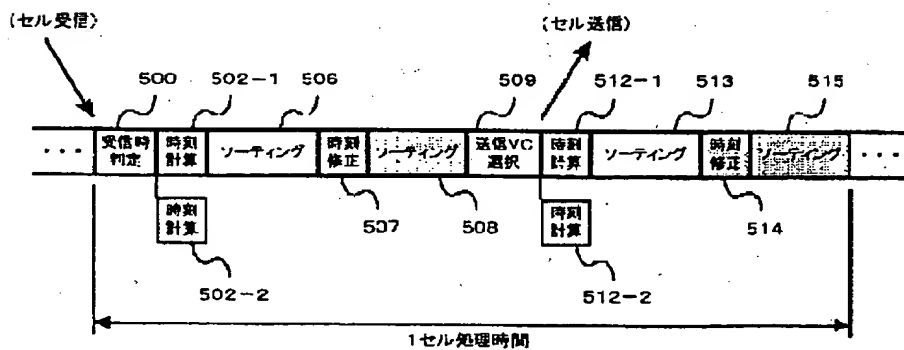


(処理名) : VCに対する処理

(処理名) : VPに対する処理

【図5】

図 5

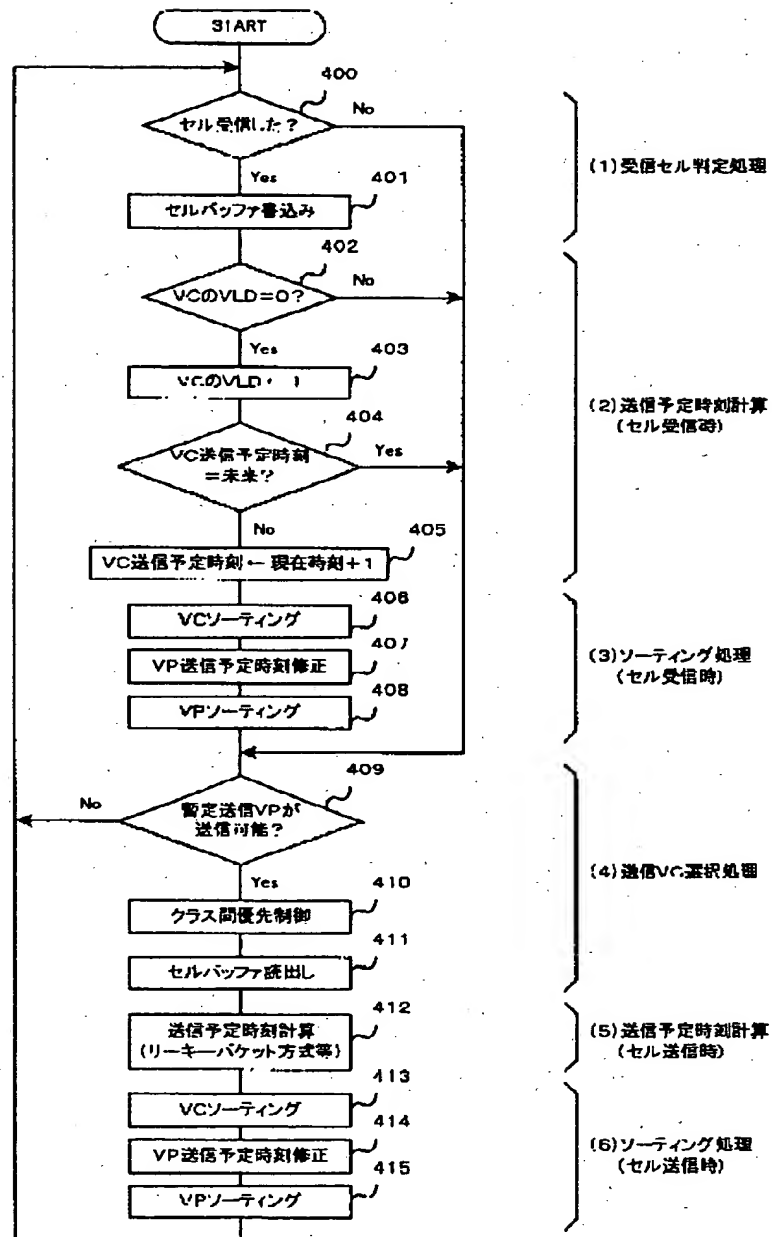


(処理名) : VCに対する処理

(処理名) : VPに対する処理

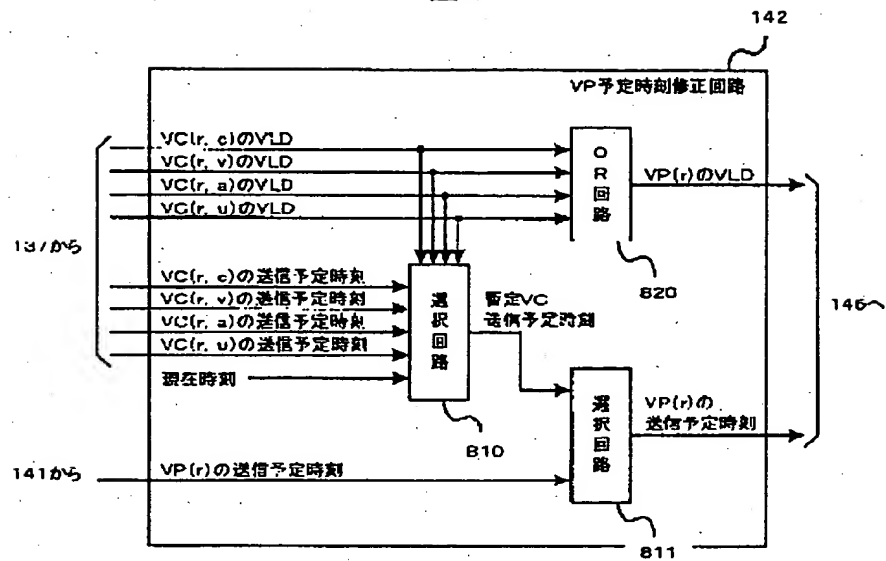
【図4】

図4



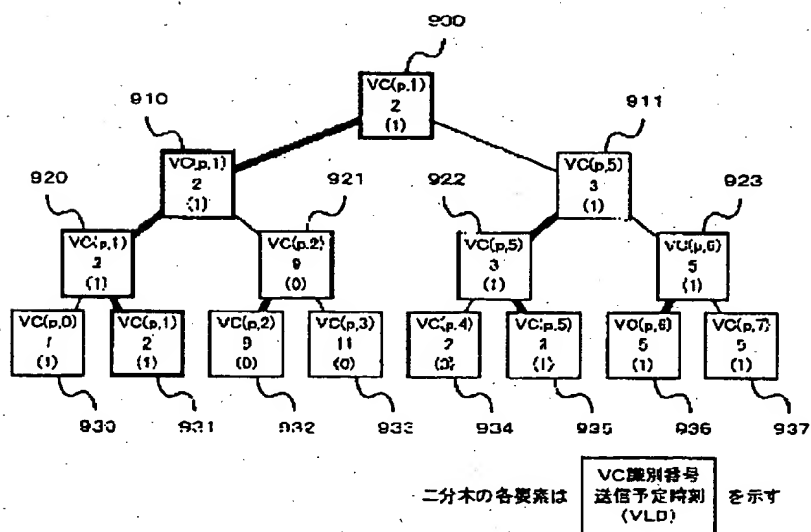
【図8】

図8



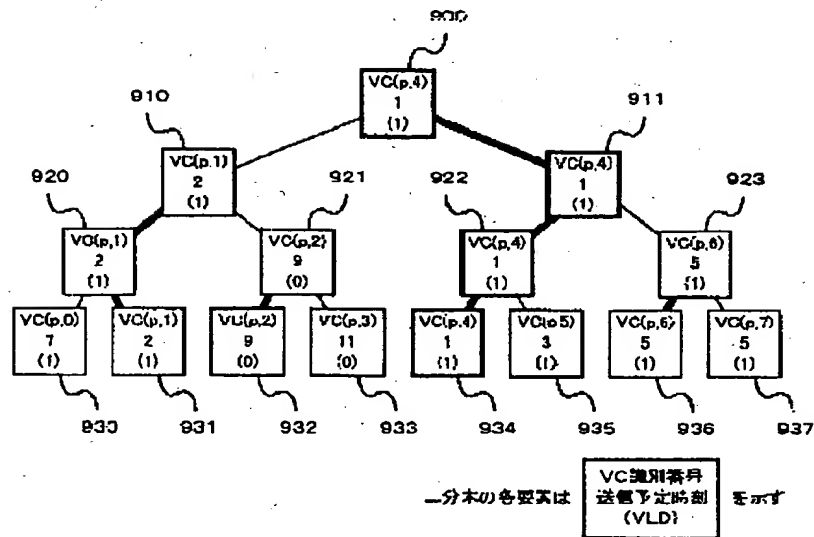
【図9】

図9



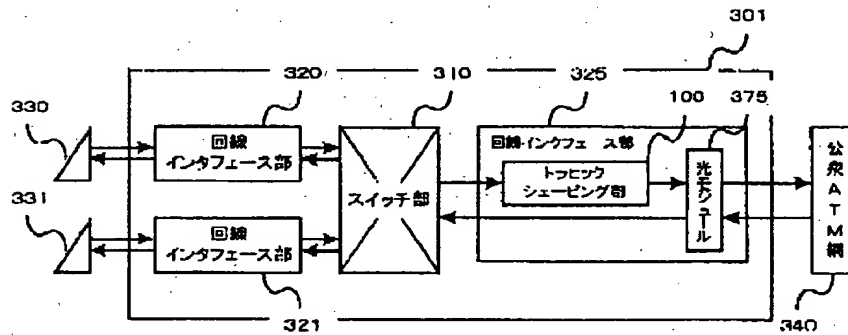
【図10】

図 10



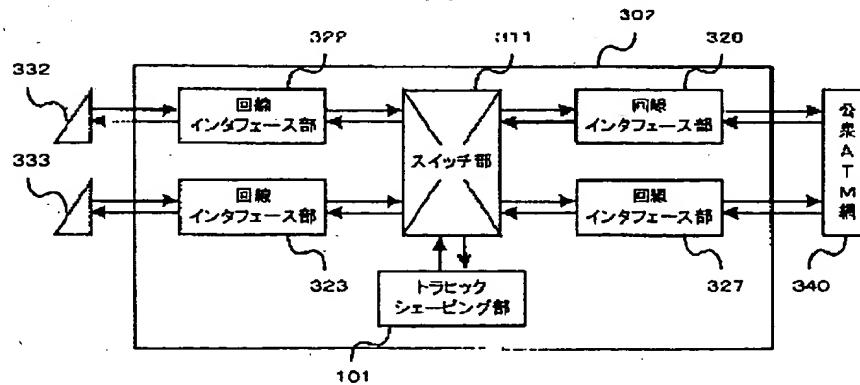
【図12】

図 12



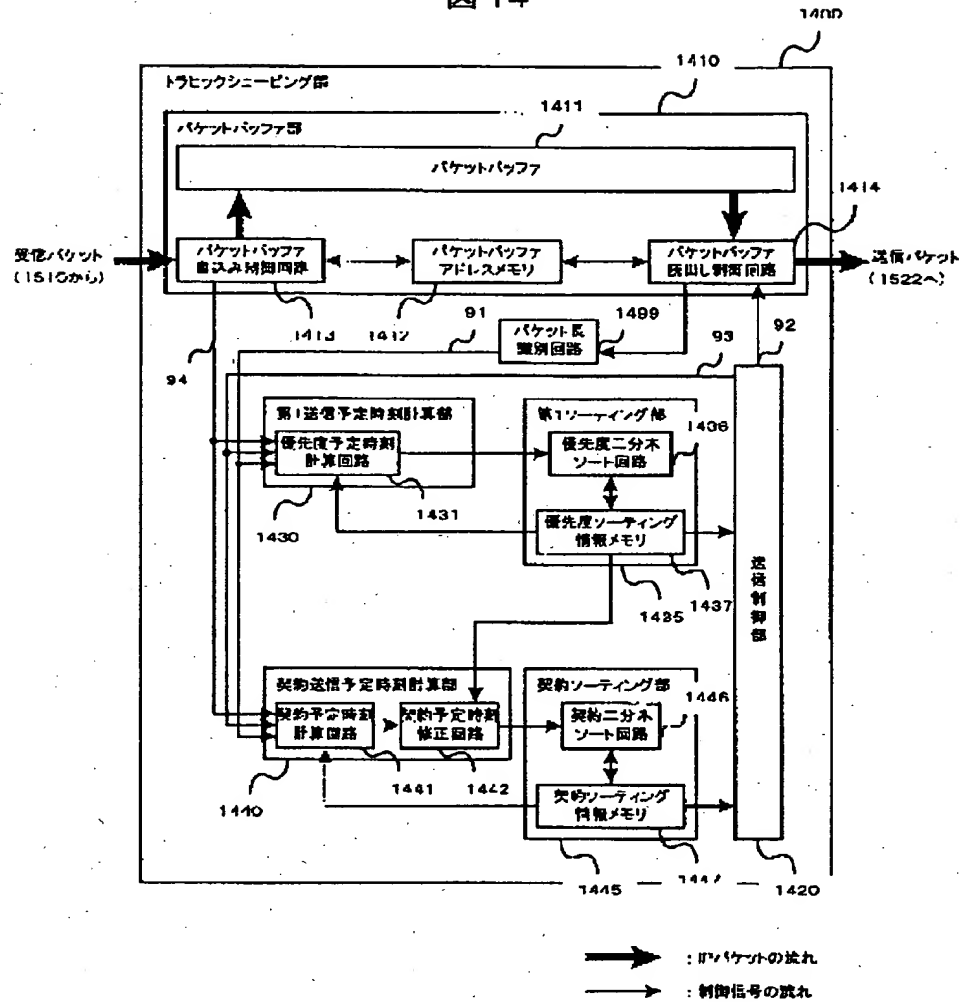
【図13】

図 13



【図14】

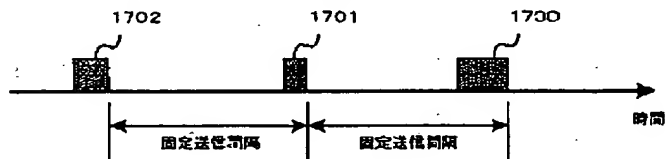
図 14



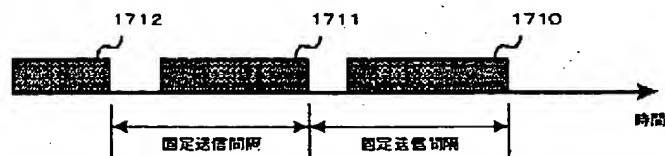
【図17】

図 17

(1) パケット長が短いパケットが連続した場合には送信バイト数が少なくなる。

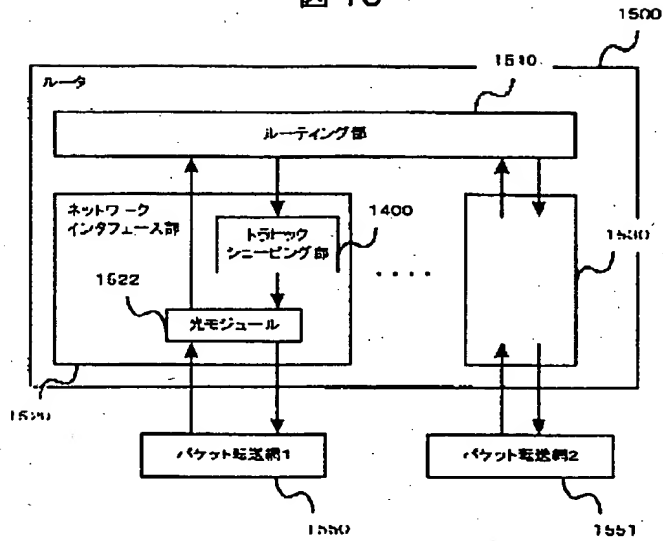


(2) パケット長が長いパケットが連続した場合には送信バイト数が多くなる。



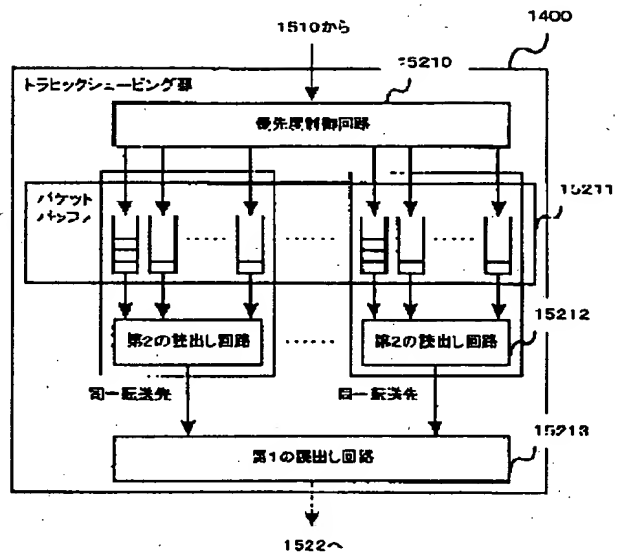
【図15】

図 15



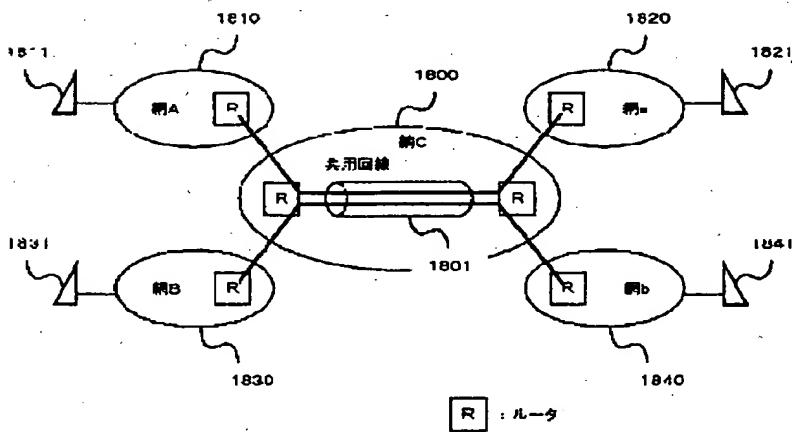
【図16】

図 16



【図18】

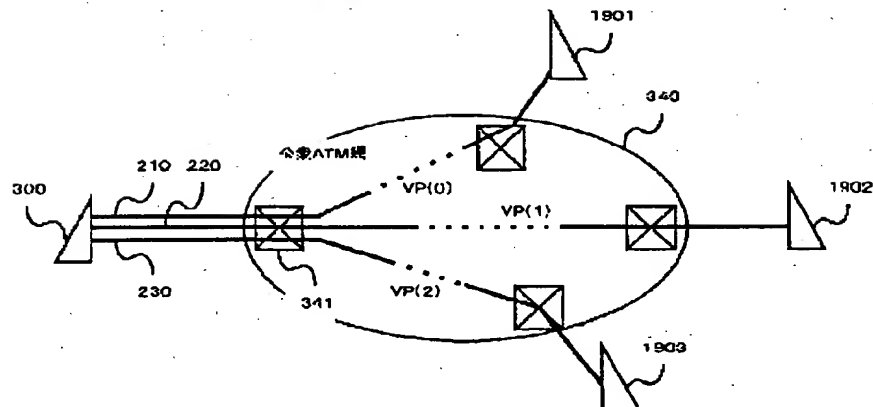
図 18





【図19】

図 19



フロントページの続き

(72) 発明者 矢崎 武己  
東京都目黒区目黒一丁目280番地  
株式会社日立製作所中央研究所内  
(72) 発明者 田中 徳幸  
神奈川県海老名市下今泉810番地 株式会  
社日立製作所サーバ開発本部内

(72) 発明者 山村 良憲  
神奈川県海老名市下今泉810番地 株式会  
社日立製作所サーバ開発本部内  
Fターム(参考) 5K030 GA08 HA10 IB14 IB28 IB29  
IC01 JT03 KA01 KA03 KA13  
LC02 LC05 LC09